

(3)

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平8-223182

(43)公開日 平成8年(1996)8月30日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 L 12/28		9466-5K	H 0 4 L 11/20	G
H 0 4 Q 3/00			H 0 4 Q 3/00	

審査請求 未請求 請求項の数36 O L (全 22 頁)

(21)出願番号 特願平7-326847

(22)出願日 平成7年(1995)12月15日

(31)優先権主張番号 3 5 6 9 3 0

(32)優先日 1994年12月15日

(33)優先権主張国 米国 (U S)

(71)出願人 390035493

エイ・ティ・アンド・ティ・コーポレーション

AT&T CORP.

アメリカ合衆国 10013-2412 ニューヨーク
ニューヨーク アヴェニュー オブ
ジ アメリカズ 32

(72)発明者 ジョセフ ヘンリー コンドン

アメリカ合衆国, 07901 ニュージャージー
ー, サミット, ケント プレイス プール
ヴァード 190

(74)代理人 弁理士 三俣 弘文

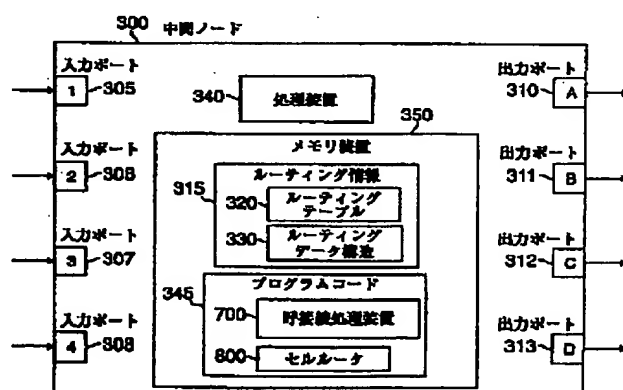
最終頁に続く

(54)【発明の名称】 ルーティング情報の格納及び取り出しのシステム及び方法

(57)【要約】

【課題】 ルーティング情報の格納及び取り出しの方法及び装置の改善。

【解決手段】 ATMネットワーク (NW) のようなNWの各ノード300内のルーティングテーブル (RT) 320が、例えば仮想パス識別子 (VPI) と仮想チャネル識別子 (VCI) とによって特定されるそのノードを通した各活性呼接続に関するルーティング情報 (RI) を格納する。RTは与えられたセルに関連する実際のヘッダエラー制御 (HEC) 値である修正HEC値によって指標が付される。ノードで入セルが受信されるとRTの適切なエントリにアクセスするために修正HEC値が計算される。RTは各接続の実際のRIを格納するリンクされたデータ構造リストのようなメモリ位置のポインタを有する。表示されたリンクされたリスト内のデータ構造が、受信されたセルヘッダのものと一致するVPI/VCI値を有するとRIが取り出されヘッダ情報が妥当性検査される。



【特許請求の範囲】

【請求項 1】 ソースプロセスから宛先プロセスへネットワーク上を送信されるセルをルーティングするために該ネットワークのノードによって用いられるセルルーティングシステムであって、該送信されて受信されたセルが、セルヘッダと、ヘッダエラー制御値と、セルペイロード情報とからなり、該セルヘッダが、セルヘッダ情報としての入ルート識別子を有し、該ヘッダエラー制御値が、該セルヘッダ情報のデータエラー検出関数に基づいて計算されるような、セルルーティングシステムにおいて、
該ルーティングシステムが、
処理装置と記憶手段とを有する計算システムと、
前記セルの前記受信に先立ちネットワーク接続管理プログラムからルーティング情報を受信するための手段であって、該ルーティング情報が前記入ルート識別子と宛先識別子とを有するようなルーティング情報を受信するための手段と、
前記受信されたルーティング情報を格納するための、前記記憶手段内にあるメモリ素子と、からなり、
前記メモリ素子が、前記セルヘッダ情報のデータエラー検出関数から計算されるアドレス値によってアドレスされ、
前記メモリ素子が前記入ルート識別子と前記宛先識別子とを格納し、
更に前記処理装置が、
前記セルヘッダから前記入ルート識別子を取り出すための手段と、
前記アドレス値を計算するための、そして前記アドレス値によって表示される前記メモリ素子にアクセスするための手段と、
もし前記受信されたセルヘッダから取り出された前記入ルート識別子が前記メモリ素子内に格納されている入ルート識別子と一致する場合に前記格納されている宛先識別子に基づいて前記セルをルーティングするための手段とからなる、ことを特徴とする、セルルーティングシステム。

【請求項 2】 前記ネットワークが非同期転送モードネットワークであり、前記入ルート識別子が仮想パスファインダと、仮想チャネル識別子とからなる、ことを特徴とする請求項 1 のシステム。

【請求項 3】 前記セルが前記ネットワーク上を送信されるセルパケットの一部分であり、前記メモリ素子が、前記パケットが完全に受信されるまで前記パケット内の前記セルの各々を格納すべきバッファを表示する、ことを特徴とする請求項 1 のシステム。

【請求項 4】 前記ノードが葉ノードであり、前記宛先識別子が前記ノード上で実行される宛先プロセスを表示することを特徴とする請求項 1 のシステム。

【請求項 5】 前記ノードが中間ノードであり、前記宛

先識別子が前記ノード上の出力ポートと出パスファインダとを表示することを特徴とする請求項 1 のシステム。

【請求項 6】 前記データエラー検出関数が前記ヘッダ情報の巡回冗長検査であることを特徴とする請求項 1 のシステム。

【請求項 7】 前記メモリ素子が、前記入ルート識別子の前記データエラー検出関数によって指し示されるリンクされたデータ構造リスト中のデータ構造であり、該リンクされたリスト中の該データ構造の各々が、前記格納された入ルート識別子によって識別されることを特徴とする請求項 1 のシステム。

【請求項 8】 ソースプロセスから宛先プロセスへネットワーク上を送信される 1 個以上のセルに連関するルーティング情報を電気通信交換装置内に格納するための、セルルーティング情報記憶システムであって、該送信されて受信されたセルの各々が、セルヘッダと、ヘッダエラー制御値と、セルペイロード情報とからなり、該セルヘッダが、セルヘッダ情報としての入ルート識別子を有し、該ヘッダエラー制御値が、該セルヘッダ情報のデータエラー検出関数に基づいて計算され、該電気通信交換装置が、処理装置と記憶手段とを有する計算システムを用いるような、ルーティング情報記憶システムにおいて、
該セルルーティング情報記憶システムが、
前記セルの前記受信に先立ちネットワーク接続管理プログラムから、前記ルーティング情報を受信するための手段であって、前記ルーティング情報が前記入ルート識別子と宛先識別子とを有するような、前記ルーティング情報を受信するための手段と、
前記記憶手段内にあるメモリ素子に、前記受信されたルーティング情報を格納するための手段と、からなり、
前記メモリ素子が、前記セルヘッダ情報のデータエラー検出関数から計算されるアドレス値によってアドレスされ、
前記メモリ素子が前記入ルート識別子と前記宛先識別子とを格納する、ことを特徴とする、セルルーティング情報記憶システム。

【請求項 9】 前記ネットワークが非同期転送モードネットワークであり、前記入ルート識別子が仮想パスファインダと、仮想チャネル識別子とからなる、ことを特徴とする請求項 8 のシステム。

【請求項 10】 前記電気通信交換装置が葉ノードであり、前記宛先識別子が前記ノード上で実行される宛先プロセスを表示することを特徴とする請求項 8 のシステム。

【請求項 11】 前記電気通信交換装置が中間ノードであり、前記宛先識別子が前記ノード上の出力ポートと出パスファインダとを表示することを特徴とする請求項 8 のシステム。

【請求項 12】 前記データエラー検出関数が前記ヘッ

ダ情報の巡回冗長検査であることを特徴とする請求項8のシステム。

【請求項13】 前記メモリ素子が、前記入ルート識別子の前記データエラー検出関数によって指し示されるリンクされたデータ構造リスト中のデータ構造であり、該リンクされたリスト中の該データ構造の各々が、前記格納された入ルート識別子によって識別されることを特徴とする請求項8のシステム。

【請求項14】 電気通信ネットワーク内の葉ノードによって入力ポートにおいて受信された複数のセルをルーティングするために該ネットワーク内の該ノードによって用いられるセルルーティングシステムであって、該受信されたセルのうちの少なくとも1個のセルが、データパケットを形成すると共にソースプロセスから該ノード上で実行される宛先プロセスへ該ネットワーク上を送信され、該入力ポートにおいて受信された該セルの各々が、入力レジスタ内に置かれ、該受信されたセルの各々が、セルヘッダと、ヘッダエラー制御値と、セルペイロード情報とからなり、該セルヘッダが、セルヘッダ情報としての入ルート識別子を有し、該ヘッダエラー制御値が、該セルヘッダ情報のデータエラー検出関数に基づいて計算されるような、セルルーティングシステムにおいて、

該ルーティングシステムが、

処理装置と記憶手段とを有する計算システムと、

前記パケットの前記受信に先立ちネットワーク接続管理プログラムから、ルーティング情報を受信するための手段であって、該ルーティング情報が前記入ルート識別子と前記宛先プロセスが前記ノード上で実行されていることを表示する宛先識別子とを有するような、ルーティング情報を受信するための手段と、

前記パケットの前記セルを格納するための、前記記憶手段内にあるパケットバッファであって、前記宛先プロセスに連関するパケットバッファと、

前記受信されたルーティング情報を格納するための、前記記憶手段内にあるメモリ素子と、からなり、

前記メモリ素子が、前記セルヘッダ情報のデータエラー検出関数から計算されるアドレス値によってアドレスされ、

前記メモリ素子が前記入ルート識別子と前記パケットバッファアドレスとを格納し、

複数の予め定義されたトリガ状態のうちの1つが検出された場合に、前記処理装置が前記入力レジスタ内の前記セルの各々を解析し、

前記処理装置が、

前記入力レジスタ内の前記セルから前記入ルート識別子を取り出すための手段と、

前記アドレス値を計算するための、そして前記アドレス値によって表示される前記メモリ素子にアクセスするための手段と、

もし前記受信されたセルヘッダから取り出された前記入ルート識別子が前記メモリ素子に格納されている入ルート識別子と一致する場合に、前記メモリ素子内に表示される前記データパケット内の前記セルのうちの前記少なくとも1個を前記パケットバッファ内に置くための手段と、からなる、ことを特徴とする、セルルーティングシステム。

【請求項15】 前記予め定義されたトリガ状態のうちの1つが、前記入力ポートにおいて受信された前記セルのうちの1つがパケット内の最後のセルであるという表示の受信からなることを特徴とする請求項14のシステム。

【請求項16】 前記予め定義されたトリガ状態のうちの1つが、時間切れ状態に到達することを特徴とする請求項14のシステム。

【請求項17】 前記予め定義されたトリガ状態のうちの1つが、前記入力レジスタの容量に到達することを特徴とする請求項14のシステム。

【請求項18】 前記ネットワークが非同期転送モードネットワークであり、前記入ルート識別子が仮想パスファインダと、仮想チャンネル識別子とからなる、ことを特徴とする請求項14のシステム。

【請求項19】 前記データエラー検出関数が前記ヘッダ情報の巡回冗長検査であることを特徴とする請求項14のシステム。

【請求項20】 前記メモリ素子が、前記入ルート識別子の前記データエラー検出関数によって指し示されるリンクされたデータ構造リスト中のデータ構造であり、該リンクされたリスト中の該データ構造の各々が、前記格納された入ルート識別子によって識別されることを特徴とする請求項1のシステム。

【請求項21】 ソースプロセスから宛先プロセスへネットワーク上を送信されるセルをルーティングするために該ネットワークのノードによって用いられるセルルーティング方法であって、該送信されて受信されたセルが、セルヘッダと、ヘッダエラー制御値と、セルペイロード情報とからなり、該セルヘッダがセルヘッダ情報としての入ルート識別子を有し、該ヘッダエラー制御値が、該セルヘッダ情報のデータエラー検出関数に基づいて計算され、該ノードが、処理装置と記憶手段とを有する計算システムを用いるような、セルルーティング方法において、

該ルーティング方法が、

前記セルの前記受信に先立ちネットワーク接続管理プログラムから、ルーティング情報を受信するステップであって、該ルーティング情報が前記入ルート識別子と宛先識別子とを有するような、ルーティング情報を受信するステップと、

前記記憶手段内にあるメモリ素子内に前記受信されたルーティング情報を格納するステップであって、前記メモ

り素子が前記セルヘッダ情報のデータエラー検出関数から計算されるアドレス値によってアドレスされ、前記メモリ素子が前記入ルート識別子と前記宛先識別子とを格納するような、格納するステップと、

前記セルヘッダから前記入ルート識別子を取り出すステップと、

前記アドレス値を計算し、そして前記アドレス値によって表示される前記メモリ素子にアクセスするステップと、

もし前記受信されたセルヘッダから取り出された前記入ルート識別子が前記メモリ素子内に格納されている入ルート識別子と一致する場合に、前記格納されている宛先識別子に基づいて前記セルをルーティングするステップと、からなる、ことを特徴とする、セルルーティングシステム。

【請求項22】 前記ネットワークが非同期転送モードネットワークであり、前記入ルート識別子が仮想パッシングと、仮想チャネル識別子とからなる、ことを特徴とする請求項21の方法。

【請求項23】 前記データエラー検出関数が前記ヘッダ情報の巡回冗長検査であることを特徴とする請求項21の方法。

【請求項24】 前記メモリ素子が、前記入ルート識別子の前記データエラー検出関数によって指し示されるリンクされたデータ構造リスト中のデータ構造であり、該リンクされたリスト中の該データ構造の各々が、前記格納された入ルート識別子によって識別されることを特徴とする請求項21の方法。

【請求項25】 ソースプロセスから宛先プロセスへネットワーク上を送信される1個以上のセルに関連するルーティング情報を電気通信交換装置内に格納するための、セルルーティング情報記憶方法であって、該送信されて受信されたセルの各々が、セルヘッダと、ヘッダエラー制御値と、セルペイロード情報とからなり、該セルヘッダが、セルヘッダ情報としての入ルート識別子を有し、該ヘッダエラー制御値が、該セルヘッダ情報のデータエラー検出関数に基づいて計算され、該電気通信交換装置が、処理装置と記憶手段とを有する計算システムを用いるような、ルーティング情報記憶方法において、該セルルーティング情報記憶方法が、

前記セルの前記受信に先立ちネットワーク接続管理プログラムから前記ルーティング情報を受信するステップであって、前記ルーティング情報が、前記入ルート識別子と宛先識別子とを有するような、前記ルーティング情報を受信するステップと、

前記記憶手段内にあるメモリ素子に、前記受信されたルーティング情報を格納するステップであって、前記メモリ素子が、前記セルヘッダ情報の前記データエラー検出関数から計算されるアドレス値によってアドレスされ、前記メモリ素子が前記入ルート識別子と前記宛先識別子

とを格納するような、格納するステップと、からなることを特徴とする、セルルーティング情報記憶方法。

【請求項26】 前記ネットワークが非同期転送モードネットワークであり、前記入ルート識別子が仮想パッシングと、仮想チャネル識別子とからなる、ことを特徴とする請求項25の方法。

【請求項27】 前記データエラー検出関数が前記ヘッダ情報の巡回冗長検査であることを特徴とする請求項25の方法。

【請求項28】 前記メモリ素子が、前記入ルート識別子の前記データエラー検出関数によって指し示されるリンクされたデータ構造リスト中のデータ構造であり、該リンクされたリスト中の該データ構造の各々が、前記格納された入ルート識別子によって識別される、ことを特徴とする請求項8のシステム。

【請求項29】 電気通信ネットワーク内の葉ノードによって入力ポートにおいて受信された複数のセルをルーティングするために該ネットワーク内の該ノードによって用いられるセルルーティング方法であって、該受信されたセルのうちの少なくとも1個のセルが、データパケットを形成すると共にソースプロセスから該ノード上で実行される宛先プロセスへ該ネットワーク上を送信され、該入力ポートにおいて受信された該セルの各々が、入力レジスタ内に置かれ、該受信されたセルの各々が、セルヘッダと、ヘッダエラー制御値と、セルペイロード情報とからなり、該セルヘッダが、セルヘッダ情報としての入ルート識別子を有し、該ヘッダエラー制御値が、該セルヘッダ情報のデータエラー検出関数に基づいて計算され、該葉ノードが処理装置と記憶手段とを有する計算システムを用いるような、セルルーティング方法において、

該セルルーティング方法が、

前記パケットの前記受信に先立ちネットワーク接続管理プログラムから、ルーティング情報を受信するステップであって、該ルーティング情報が前記入ルート識別子と前記宛先プロセスが前記ノード上で実行されていることを表示する宛先識別子とを有するような、ルーティング情報を受信するステップと、

前記パケットの前記セルを、前記記憶手段内において前記宛先プロセスに関連するパケットバッファに格納するステップと、

前記受信されたルーティング情報を、前記記憶手段内にあるメモリ素子に格納するステップであって、前記メモリ素子が、前記セルヘッダ情報のデータエラー検出関数から計算されるアドレス値によってアドレスされ、前記メモリ素子が前記入ルート識別子と前記パケットバッファアドレスとを格納する、メモリ素子に格納するステップと、

複数の予め定義されたトリガ状態のうちの1つが検出された場合に、前記処理装置が前記入力レジスタ内の前記

セルの各々を解析するステップと、からなり、
該解析するステップが更に、
前記入力レジスタ内の前記セルから、前記入ルート識別子を取り出すステップと、
前記アドレス値を計算し、そして前記アドレス値によって表示される前記メモリ素子にアクセスするステップと、
もし前記受信されたセルヘッダから取り出された前記入ルート識別子が前記メモリ素子に格納されている入ルート識別子と一致する場合に、前記メモリ素子内に表示される前記データパケット内の前記セルのうちの前記少なくとも1個を前記パケットバッファ内に置くステップと、からなる、ことを特徴とする、セルルーティング方法。

【請求項30】 前記予め定義されたトリガ状態のうちの1つが、前記入力ポートにおいて受信された前記セルのうちの1つがパケット内の最後のセルであるという表示の受信からなることを特徴とする請求項29の方法。

【請求項31】 前記予め定義されたトリガ状態のうちの1つが、時間切れ状態に到達することを特徴とする請求項29の方法。

【請求項32】 前記予め定義されたトリガ状態のうちの1つが、前記入力レジスタの容量に到達することからなることを特徴とする請求項29の方法。

【請求項33】 ソースプロセスから宛先プロセスへネットワーク上を送信されるセルをルーティングするための、ネットワークノードシステムであって、該送信されて受信されたセルが、セルヘッダと、ヘッダエラー制御値と、セルペイロード情報とからなり、該セルヘッダが、セルヘッダ情報としての入ルート識別子を有し、該ヘッダエラー制御値が、該セルヘッダ情報のデータエラー検出関数に基づいて計算されるような、ネットワークノードシステムにおいて、

該ルーティングシステムが、
処理装置と記憶装置とを有する計算システムと、
前記セルの前記受信に先立ちネットワーク接続管理プログラムからルーティング情報を受信するためのネットワーク通信ポートであって該ルーティング情報が前記入ルート識別子と宛先識別子とを有するようなネットワーク通信ポートと、
前記受信されたルーティング情報を格納するための、前記記憶装置内にあるメモリ素子と、からなり、
前記メモリ素子が、前記セルヘッダ情報のデータエラー検出関数から計算されるアドレス値によってアドレスされ、
前記メモリ素子が前記入ルート識別子と前記宛先識別子とを格納し、
更に前記処理装置が、前記記憶装置に格納された複数のコンピュータ命令を実行し、
該複数のコンピュータ命令が、

前記セルヘッダから前記入ルート識別子を取り出すための第1の命令サブセットと、

前記アドレス値を計算するための、そして前記アドレス値によって表示される前記メモリ素子にアクセスするための第2の命令サブセットと、

もし前記受信されたセルヘッダから取り出された前記入ルート識別子が前記メモリ素子内に格納されている入ルート識別子と一致する場合に、前記格納されている宛先識別子に基づいて前記セルをルーティングするための第3の命令サブセットとからなる、ことを特徴とする、ネットワークノードシステム。

【請求項34】 ソースプロセスから宛先プロセスへネットワーク上を送信される1個以上のセルに連関するルーティング情報を電気通信交換装置内に格納するための、セルルーティング情報記憶システムであって、該送信されて受信されたセルの各々が、セルヘッダと、ヘッダエラー制御値と、セルペイロード情報とからなり、該セルヘッダが、セルヘッダ情報としての入ルート識別子を有し、該ヘッダエラー制御値が、該セルヘッダ情報のデータエラー検出関数に基づいて計算され、前記電気通信交換装置が、処理装置と記憶手段とを有する計算システムを用い、前記ルーティング情報が、ネットワーク接続管理プログラムから受信され、前記ルーティング情報が、前記入ルート識別子と宛先識別子とを有し、前記電気通信交換装置が処理装置と記憶手段とを有する計算システムを用いるような、ルーティング情報記憶システムにおいて、

該セルルーティング情報記憶システムが、
前記記憶手段内にあるメモリ素子に、前記受信されたルーティング情報を格納するための手段とからなり、
前記メモリ素子が、前記セルヘッダ情報のデータエラー検出関数から計算されるアドレス値によってアドレスされ、
前記メモリ素子が前記入ルート識別子と前記宛先識別子とを格納する、ことを特徴とする、セルルーティング情報記憶システム。

【請求項35】 前記メモリ素子が、前記入ルート識別子の前記データエラー検出関数によって指し示されるリンクされたデータ構造リスト中のデータ構造であり、該リンクされたリスト中の該データ構造の各々が、前記格納された入ルート識別子によって識別される、ことを特徴とする請求項34のシステム。

【請求項36】 前記データエラー検出関数が前記ヘッダ情報の巡回冗長検査であることを特徴とする請求項34のシステム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、ネットワーク通信システムに関し、詳しくは、非同期転送モードネットワークのようなネットワークのノードにおける経路選定

(ルーティング)情報の格納及び取り出しのための、そしてセルヘッダ情報の妥当性検査のための方法及び装置に関する。

【0002】

【従来の技術】映像、音声、及びデータのようなマルチメディア情報の転送への転送モード(以下、ATM、とも称する)ネットワークの使用は、これらのネットワークにおいて、データ転送速度(データレート)が高いことと柔軟性が高いことから、人気が増してきている。ATMネットワークでは、国際電信電話諮問委員会(CCITT)によって定められた、セルを優先とする(セル志向の)交換及び多重化手法、を利用する。

【0003】CCITT規格の概略説明については、文献(M. dePrycker, Asynchronous Transfer Mode: Solutions from Broadband ISDN (Ellis Horwood, 1993))に記述がある。

【0004】概して、ATM規格は、短い固定長の「セル」を使用することを基盤としており、このセルは、48バイトのペイロード情報フィールドと、ルーティング情報及び優先順位制御情報を含む4バイトのヘッダフィールドと、ヘッダ情報の有効性検査を行うように作動する巡回冗長検査(CRC)を含む1バイトのヘッダエラー制御(HEC)フィールドとから構成される。

【0005】ATMネットワークは、交換となるビットレート間の接続をサポートし、単一ネットワーク内の連続ビットストリームへのパーストラヒックの統合を可能にする。このため、ATMネットワークは、テレビ会議、ビデオ・オン・デマンド、及び電話の用途のような、ネットワーク関連の現存及び将来のマルチメディア用途に、コンピュータ及び電気通信業界によって賞用されて来た。

【0006】ATMネットワークは接続優先のネットワークであって、このネットワークにおいては、通信源(ソース)装置と通信宛先(又は単に、宛先)装置との間の情報の転送には各々、これらの装置間に、しばしば「仮想回路」と称される接続を設立するためにネットワーク接続マネージャに対する呼が先行する。したがって、これらの装置間のこのルートが、データ転送に先立って設立され、この接続が、全送信の間保持される。

【0007】ATMネットワークにおいて終端間(エンドツーエンド)接続を設立することについての基本的概念は、ソース装置から宛先装置への一連のリンクに対する要求である。このようにして設立された一連の仮想チャネルリンクは、しばしば仮想チャネル接続(VCC)と称される。接続全体の各リンク上の仮想チャネルは、セルヘッダ内の仮想チャネル識別子(VCI)によって、又仮想チャネルが属する仮想パスを識別特定する仮想パス識別子(VPI)によって、送信された各セル内で識別特定される。

【0008】したがって、着信セル(入セル)を選定経

路に沿って送信する(ルーティングする)ために、ATMネットワーク内の各ノードは一般に、ルーティング変換テーブルを有する。このテーブルから、交換ノードに入る各セルについての仮想パス識別子/仮想チャネル識別子(VPI/VCI)の変換情報が得られる。ルーティング変換テーブルについての関連情報が呼接続フェーズ中にエントリされ、呼の持続時間中、一定の状態に留まる。

【0009】

【発明が解決しようとする課題】ルーティング変換テーブルは、可能な仮想パス識別子/仮想チャネル識別子(VPI/VCI)の各組み合わせについてのエントリを有するルックアップテーブルとして実現される。ATMセルヘッダのVPI/VCIフィールドが24ビットの情報からなるので、ルックアップテーブルは 2^{24} 個のエントリを有する必要がある。

【0010】直接ルックアップルーティング変換テーブルについての大規模なメモリの要求は大量のネットワークトラヒックを取り扱う交換ノードについては正当化されるが、このような実現はATMネットワークの周辺部に近い交換ノードのような、より少ないトラヒック量を扱う交換ノードについては明らかに非効率である。

【0011】例えば、ワークステーション又は他の汎用目的の計算装置として実現される、ATMネットワーク内の葉ノードでは、どの与えられた時間においても10個の活性チャネルしか必要としない。したがって、葉ノードの直接ルックアップテーブルにおける 2^{24} 個のエントリのうち10個のエントリだけに、活性接続についてのルーティング情報が入る。

【0012】加えて、交換ノードは一般に、巡回冗長検査(CRC)を行うことによってセルヘッダ情報の妥当性を検査するために、VPI/VCI情報を含むセルヘッダを別個に処理する必要がある。もし受信されたセルヘッダについてノードによって計算された巡回冗長検査(CRC)値が、送信されたセルのヘッダエラー制御フィールドにおいて送信されたCRC値と一致する場合、セルヘッダ情報の妥当性は設立されたことになる。

【0013】以上の記述から明らかなように、ATMネットワークの交換ノードによって利用されるルーティング情報を格納するための、よりコンパクトな格納及び取り出しシステムが求められている。更に又、ルーティング変換テーブルから必要なルーティング情報を取り出しながら同時にセルヘッダ情報の妥当性検査を行うルーティング情報記憶及び取り出しシステムが求められている。

【0014】

【課題を解決するための手段】概して、本発明の一態様によれば、仮想パス識別子(VPI)及び仮想チャネル識別子(VCI)によって識別特定された、入リンク上でのセルの受信があると、ATMネットワークノードの

ようなネットワークノードが、修正されたヘッダエラー制御（HEC）値によって指標を付されたルーティング変換テーブル（又は簡単に、ルーティングテーブル）内のエントリにアクセスすることによって、セルに関連する必要なルーティング情報を取り出すことができる。修正されたHEC値（又は簡単に、修正HEC値）は、種々の実施例においては、セルに関連する実際のHEC値又はそれから計算された値である。

【0015】本発明の別の態様によれば、ノードを通しての特定の呼接続に関連するルーティング情報を格納するためのシステムが提供される。ルーティング情報は一般に呼接続フェーズ中にネットワーク接続マネージャから受信され、呼の持続時間中、一定の状態に留まる。それぞれのノードを通しての各活性呼接続についてネットワーク接続マネージャによって定められたルーティング情報を格納するために、ATMネットワークの各交換ノード内にルーティングテーブルが維持される。

【0016】修正された可能性のあるヘッダエラー接続値によって指標を付されたルーティングテーブルが望ましくは各交換ノード内の呼接続プロセッサ（処理装置）によって維持される。ルーティングテーブル内の各エントリは望ましくは、このノードを通した、与えられた活性呼接続についての実際のルーティング情報が格納されているメモリ上の場所（例えばリンクされたデータ構造リストのような）を指すポインタを有する。

【0017】ATMネットワークの中間ノードを通した特定の接続についてのルーティング情報を格納するために中間ノードデータ構造を利用するのが好ましく、又ATMネットワークの葉ノードを通した特定の接続についてのルーティング情報を格納するために葉ノードデータ構造を利用するのが好ましい。

【0018】中間ノードデータ構造は望ましくは、入リンクを特定するVPI/VCI値を格納するためのエントリと、送出リンク（出リンク）についての変換されたVPI/VCI情報、すなわち出力ポート番号及び関連する送出（出）VPI/VCI値を格納するためのエントリとを有する。葉ノードデータ構造は望ましくは、入リンクを特定するVPI/VCI値を格納するためのエントリと、これに対応する、パケットの個々のセルが集積されるパケットバッファを特定するチャネルアドレスを格納するためのエントリとを有する。

【0019】加えて、送信されたパケットのパケットレベルの妥当性検査を、例えばATM適応レイヤ（AAL）タイプ5の実現例の形で実現するために、葉ノードデータ構造は望ましくは、パケットバッファ内のバイト数のカウンタと、このパケットバッファに格納されているセルペイロードのCRC値の表示とを有する。

【0020】着信セル（入セル）を受信すると、受信ノード内の処理装置が望ましくはセルルータを利用してセル情報を解析し、セルに関連する修正HEC値を特定す

る。この値を利用して、ルーティングテーブルの適切なエントリがアクセスされる。この手法で、もし修正HEC値が、セルヘッダにおいて表示されるVPI/VCI値を有する構造を含むリンクされたデータ構造リストを指す場合、呼接続の次のリンクについてのルーティング情報が取り出され、又セルヘッダ情報の正当性が確認されている。

【0021】

【発明の実施の形態】図1は、映像、音声、及びデータのようなマルチメディア情報を、ワークステーション121のようなソース処理システムからワークステーション125のような宛先処理装置へ転送するための例示のネットワーク環境100を示す。以下の説明においては、例示のネットワーク環境100を非同期転送モード（ATM）で実現したものに関して述べるが、本開示に基づき当業者に明らかなように、本発明は他の適切なネットワーク環境においても利用が可能である。

【0022】図1に例示するATMネットワーク環境100（又は簡単に、ネットワーク）は、望ましくは、図4及び図5に関して下で更に詳しく述べる符号121から127までのような複数の葉ノードからなり、これらの葉ノードは、符号161から168までのような複数のデータリンクと、図3に関して下で更に詳しく述べる符号130及び150のような1個以上の中間ノードとによって相互接続される。

【0023】符号121～127のような葉ノードは各々、望ましくは1個以上のローカルプロセスを実行し、これらのプロセスは、別のノード上で実行される別のプロセスからネットワーク100を介して情報を要求する。

【0024】この実施例においては、葉ノード121～127は、ワークステーション121及び125として、実現され、又、電話システム123、映像電話システム124、127、及びサーバシステム122のような少なくとも1個の処理装置を有する他の汎用計算装置として実現される。このうちサーバシステムは例えば、ファイルサーバ、音楽サーバ、又はビデオ・オン・デマンドシステムとして実施される。

【0025】加えて、ノード126は、映像電話システム127宛の情報に関しては中間ノード300、又ワークステーション126上で実行されるローカルプロセス宛の情報に関しては葉ノード400の計2種類のノードとして作動する。

【0026】周知のように、ネットワーク100のようなATMネットワークは、接続優先のセル交換ネットワークである。ネットワーク100を通して送信されるマルチメディア情報は、待ち時間を少なくするために、短い、固定長のセルに構成される。ATM基準に関連するセルフォーマットを図2（A）に示す。

【0027】ATMセルフォーマット基準のより詳しい

記述については、CCITT勧告 (CCITT Recommendations I.361, B-ISDN ATM Layer Specification, Study Group XVIII, Report R-116, sec.2, pp. 2-9 (July 1992)) を参照されたい (ここにこれを本出願の参考文献とする)。

【0028】図2 (A) に示すように、概して、ATMセル200は53バイトの固定長を有し、4バイトのセルヘッダ232と、1バイトのヘッダエラー制御 (HEC) 233と、48バイトのセルペイロード234から構成される。HEC233は、ヘッダ情報の巡回冗長検査 (CRC) で、このヘッダ情報が物理的層 (レイヤ) によって処理されて、ヘッダ232内のエラーが検出され、単一ビットのエラー訂正又は多数ビットのエラー検出が可能となる。ペイロード234にはユーザ情報、信号送信情報、又は動作及び保守情報が含まれる。

【0029】ヘッダ232は、セル200に関連するルーティング情報と優先順位制御情報とを有する。ヘッダ232は、4ビットの総称フロー制御 (GFC) フィールド235を有し、このフィールドによってフロー制御情報がネットワークへ伝送される。総称フロー制御フィールド235は、まだCCITTによって規格化されておらず、規格化されるまでは望ましくは0000の値を取る。

【0030】加えて、ヘッダ232は、8ビットの仮想パス識別子 (VPI) フィールド236と16ビットの仮想チャネル識別子 (VCI) フィールド238とを有する。上に述べたように、VPI及びVCIのフィールド236、238内の情報は、ネットワーク100内のノードによって用いられ、受信されたセルがネットワーク100の適切な次のステージへ送られる。なお、符号121もような葉ノードについては、VPI及びVCIはローカルプロセスを表示することになる。

【0031】加えて、ヘッダ232は、3ビットのペイロードタイプ (PT) フィールド239を有する。これはセルペイロードがユーザ情報又はネットワーク情報を含むかどうかを表示するのに利用される。最後にセルヘッダ232は、1ビットのセル損失優先順位 (CLP) フィールド240を有する。これは優先順位の低い方のセルを表示するのに利用される。

【0032】ネットワーク100上での、より大きい情報ブロックの送信を可能にするために、ATM適応レイヤ (AAL) が定義されており、これにより、ネットワークを通して独立して送信される1個以上の関連セルからなるパケットとして大きな情報ブロックをネットワーク上で送信することが可能となる。与えられたパケット内の各セルは、同じ仮想パスに沿ってネットワーク上で搬送される。しかし、与えられたパケットについては、セルはネットワーク100のノードの入力ポートに順番に到着するが、他のパケットのセルの間に散在する形となる。

【0033】ワークステーション125のような同じ宛先処理システムへ向かっている与えられたパケットのセルは、セルヘッダ232内に同じVPI及びVCI情報を有する。実際、パケット内の各セルは概して、事実上同一のセルヘッダ232を有する。しかし一般に、ATM適応レイヤが与えられたパケット内の最終セルを区別する機構を提供する。この区別機構は、例えばペイロードタイプフィールド239内にパケット終端 (EOP) ビットを定義することによって与えられる。

【0034】この手法において、もし或る特定のセルについてパケット終端ビットが設定された場合同じパケットからの追加セルがノードに到着することが予想される。

【0035】現在までのところ、5種類のATM適応レイヤ (AAL) 定義が規格として提案されている。例えば、しばしば、「簡単に効率的な適用レイヤ」 (SEAL) と称される、AALタイプ5についてのパケットフォーマットの定義を、図2 (B) に示す。種々の種類のATM適用レイヤ定義のより詳しい説明については文献 (ATM Forum User-Network Interface Specification, version 3.0, ISBN 0-13-225863-3, (Prentice Hall, 1993)) を参照されたい (ここにこれを本出願の参考文献とする)。

【0036】図2 (B) に示すように、概して、AALタイプ5パケット250は、セル252、254、256、及び258のような複数のセルからなる。これらのセル252～258は各々、図2 (A) に関して上に述べたようにして、セルヘッダフィールド、HECフィールド、及びデータフィールドから構成される。加えて、パケット250内の最後のセル258は、パケットエラー及び制御情報からなる8バイトのパケット終端部フィールド262を有する。

【0037】したがて、残りのデータが最終セル258内に入れられた後に、最終セル258が53バイトの長さを確実に維持するように、40バイトまでの長さを取ることでパッドがフィールド261内に含まれる。なお、前の、パケット250内のセル252、254、256と異なり、最終セル258のセルヘッダにはパケット終端ビットが設定される。

【0038】パケット終端部262は、既知の方法でパケット制御機能を実現するのに用いられる2バイトの制御フィールド265を有する。加えて、パケット終端部262は、2バイトのパケット長さフィールド266と4バイトのパケットCRCフィールド268とを有する。これらのフィールドは下で更に述べる仕方でパケットレベルのエラー制御を実現するのに用いられる。

【0039】図3に示すように、中間ノード300は、入力ポート305～308のような1個以上の入力ポートと出力ポート310～313のような1個以上の出力ポートとを有する。中間ノード300は少なくとも1個

の処理装置340を有する。この処理装置340は、単一の処理装置として、又は並行して作動するいくつかの処理装置として実現される。

【0040】加えて、中間ノード300は、入力ポート305～308においてノード300によって受信されたセル200をルーティングするのに必要なルーティング情報315とプログラムコード345とを格納するためのメモリ装置350を有する。処理装置340は望ましくは、既知の仕方ではプログラムコード345を実現するように構成される。

【0041】図6(A)～図6(C)に関連して下で更に述べるように、ルーティング情報は望ましくは、ルーティングテーブル320と複数のルーティングデータ構造330とを有する。加えて、プログラムコード345は、図7に関連して下に述べる呼続処理装置700と、図8及び図9に関連して下に述べるセルルータ800とを有する。

【0042】呼続処理装置700は、例えばネットワーク接続マネージャ(ネットワーク接続管理プログラム)から、呼続フェーズ中、与えられたパケットに関連するルーティング情報を受信し、適切なルーティング情報をルーティングテーブル320及びルーティングデータ構造330に格納する。

【0043】下で述べるように、ATMセルが中間ノードによってその入力ポート305～308のうちの1個の入力ポート上で受信されると、処理装置340がセルルータを起動してヘッダフィールド232内のルーティング情報を点検評価させる。その後、セルルータ800が、更に下で述べる仕方ではルーティングテーブル320及びルーティングデータ構造330にアクセスすることにより、受信されたセルに対する適切な出力ポート310～313を定める。

【0044】図4に示すように、葉ノード400は、入力ポート405、406のような1個以上の入力ポートと少なくとも1個の出力ポート460とを有する。これらのポートはネットワーク通信に利用される。葉ノード400は、1個以上のプロセス $P_0 \sim P_n$ を実行するために、処理装置410及び411のような少なくとも1個の処理装置を有する。

【0045】本実施例においては、葉ノード400は、複数の同時並行プロセスを実行する能力を有する、処理装置410及び411のような複数の並行処理装置を有する。別の実施例においては、葉ノード400は、既知の仕方では時分割機構を導入することにより複数の同時並行プロセスを実行する能力を有する、単一の処理装置を設けている。

【0046】加えて、葉ノード400は、ルーティング情報415と、葉ノード400によってその入力ポート405、406において受信されたセル200をルーティングするのに必要なプログラムコード445とを格納

するためのメモリ装置450を有する。少なくとも1個の処理装置410、411が望ましくは、既知の仕方ではプログラムコード445を実現するように構成される。

【0047】なお、もし葉ノード400のようなノードが処理装置410及び411のような複数の処理装置を有する場合、個々の処理装置は自己専用のメモリ装置を設けることも、あるいは図4に示すように共通のメモリ装置450をノード400内の他の処理装置と共用することもできる。

【0048】下で図6(A)～図6(C)に関して更に述べるように、ルーティング情報415は望ましくは、ルーティングテーブル425と複数のルーティングデータ構造430とを有する。加えて、中間ノード300の場合と同様に、プログラムコード445は、図7に関連して下で述べる呼続処理装置700と、図8及び図9に関連して下に述べる接続ルータ800とを有する。これらはルーティング情報415を生成するため及びこの情報にアクセスするために用いられる。

【0049】定義により、葉ノード400において受信されたセルは、葉ノード400上で実行されるプロセス $P_0 \sim P_n$ のようなローカルプロセス宛である。葉ノード400は望ましくは、与えられたパケット250用として受信されたセル200をメモリ装置450内のパケットバッファ435に、完全なパケット250が受信されたことが例えばパケット終端(EOP)ビットによって表示されるまで格納する。完全なパケット250が受信されると、このパケットは、プロセス $P_0 \sim P_n$ のような適切なプロセスへ送られる。

【0050】下で述べるように、ATMセルが葉ノード400によってその入力ポート405、406のうちの1つにおいて受信されると、処理装置410のような処理装置が、セルルータ800を起動してヘッダフィールド232内のルーティング情報を点検評価させる。

【0051】もし受信されたセル200がパケット250内の最後のセルでない場合、このセルは適切なパケットバッファ435に入れられる。しかし、もしこのセルがパケット250内の最後のセルである場合には、表示されたプロセス $P_0 \sim P_n$ による処理を受けるために、完全なパケット全体が適切なパケットバッファ435から取り出される。

【0052】葉ノード400の一実施例を図5(A)に示す。すなわち、図5(A)は汎用計算システム500を等角図でしめすもので、この汎用計算システム500は、例えば主コンピュータ、ミニコンピュータ、ワークステーション、又はパーソナルコンピュータである。

【0053】汎用計算システム500は望ましくは、ディスプレイモニタ504、1個以上の、中央処理装置(CPU)のような処理装置506、ランダムアクセスメモリ(RAM)のようなメモリ記憶装置507、バス524、及び、1個以上の、マウス508、キーボード

505のようなユーザインタフェースを有する。CPU 506及びメモリ記憶装置507については更に下で図5(B)に関連して述べる。

【0054】CPU 506は更に、ATMネットワークインタフェース509に接続される。ATMネットワークインタフェース509の例としては、米国の業者(Forre Systems, Inc. of Pittsburgh, Pennsylvania)から商業的に入手可能な、ATMホストアダプタ・カードがある。

【0055】汎用計算システム500は又、外部ディスクドライブ502及びハードディスクドライブ503を有する。外部ディスクドライブ502は、フロッピーディスク、テープ、又はコンパクトディスクのような、1個以上の外部データ記憶装置を受け入れ、データの読み出し書き込みを、又、ハードディスクドライブ503は、高速アクセスデータ格納及び取り出し機能を、いずれも既知の仕方で行う。

【0056】加えて、汎用計算システム500は望ましくは、遠隔の装置とシリアル又はパラレルデータ通信を行うための1個以上のデータ通信ポート(図示しない)を有する。

【0057】図5(B)は、図5(A)の汎用計算システム500に関連して利用されるマイクロプロセッシングシステムの概略ブロック図である。このマイクロプロセッシングシステムは、単一の処理装置又は並行して作動する複数の処理装置として実現される処理装置506からなる。処理装置506は、データバス570を介してRAMのようなメモリ記憶装置507に接続される。メモリ記憶装置507は、処理装置506が取り出し解釈し実行する1個以上の命令を格納するように作動する。

【0058】処理装置506は、制御ユニット550、算術論理ユニット(ALU)555、及び、例えばスタック可能キャッシュ又は複数のレジスタのようなローカルメモリ記憶装置560を有する。制御ユニット550は、メモリ記憶装置507から命令を取り出すように作動する。算術論理ユニット(ALU)555は、命令を遂行するのに必要な複数の演算を実行するように作動する。ローカルメモリ記憶装置560は、一時的な結果及び制御情報を格納するのに必要な高速格納機能を提供する。

【0059】上に述べたように、ネットワーク100の各ノードに格納されているルーティング情報は、図6(A)に示すようなルーティングテーブル600を有する。ルーティングテーブル600に格納されるルーティング情報は、図7に関連して下で述べるように呼接続処理装置700によって呼接続設立フェーズ中にエントリされ、呼の持続時間中、一定の状態に留まる。

【0060】本発明の一態様に基づき、ルーティングテーブル600のエントリは各々、修正HEC値によって

指標を付される。この修正HEC値は、下で述べるように、与えられた接続のセルに連関する実際のHEC値又はそれから計算された値である。

【0061】推奨実施例において、修正HEC値は、接続に連関するVPI/VC I値の送信にエラーがないと仮定した場合に、24ビットのこのVPI/VC I値の8ビットCRCと同等であるとして定義される。しかし、別の実施例においては、よりコンパクトなルーティングテーブルを得るために、修正HEC値のうちの2個の最上位ビットを削除することによって、HEC値を更に短縮できる。

【0062】セルヘッダ内のVPI/VC Iビット及びパケット終端ビットだけを利用し、他の全てのビットを0(零)に等しいとした実施例においては、セルと共に送信される実際のHEC値は、パケット内の最後のセルを除く全てのセルについて、その接続の24ビットVPI/VC I値の8ビットCRCと同等である。

【0063】したがって、このような実施例においては、下で図8及び図9に関連して述べるように、パケット内の最後のセルを除く全てのセルについてルーティングテーブル600の適切なエントリにアクセスするためにHEC値が直接用いられる。パケット内の最後のセルについては、ルーティングテーブル600内に別個のエントリを生成すること、そしてセルヘッダのCRCと同等な最後のセルのHEC値によって、パケット最終ビットを設定して、指標を付することが可能である。

【0064】又は代わりに、パケット最終ビットが設定される場合に修正HEC値を用いて適切なエントリにアクセスすることも可能である。

【0065】しかし、一般的な場合には、VPI/VC Iビットとパケット最終ビットとを除く他の全てのビットについては、0に設定されることが確実に知られていない。したがって、送信エラーがないと仮定した場合に、接続の24ビットVPI/VC I値の8ビットCRCに等しくセルの、修正HEC値を計算するためのアルゴリズムを下で、図8及び図9に関連して説明する。

【0066】修正ヘッダエラー制御(HEC)値は、下で、図8及び図9に関連して述べるように、セルと共に送信されたセルヘッダ情報全体とHEC値とから計算され、接続の24ビットVPI/VC I値のCRCが分離される。

【0067】与えられた接続についてのルーティング情報が、セルに連関する修正HEC値によって指標を付されたルーティングテーブル600のエントリに格納されており、この修正HEC値は、セルの実際のHEC値と同等か又はセルの実際値から計算された値であるので、セルヘッダ情報は、そのセルについてのルーティング情報の取り出しが成功したときに、その妥当性が確認される。

【0068】図6(A)に示すように、ルーティングテ

ーブル600は望ましくは、1対の縦列(カラム)605及び610からなる。テーブルアドレスカラム605には修正ヘッダエラー制御(HEC)値の、可能性ある組み合わせが入る。したがって、テーブル600の、符号615、620、及び625のような各横列は、各々異なる修正HEC値によって指標が付される。

【0069】なお、いくつもの異なる24ビットVPI/VCI値の組み合わせが同じ修正8ビットHEC値を有するので、横列615のような各横列は、或る修正HEC値によって特定される異なる複数のパス接続に関連する。

【0070】したがって、「リンクされたリストを指すポインタ」の縦列610内の対応するエントリ(もしエントリがあった場合)には望ましくは、対応する修正HEC値に関連するリンクされたデータ構造リストを指すポインタのような、接続についての実際のルーティング情報が格納されているメモリ位置を指すポインタ628が入れられている。

【0071】なお又、ルーティングテーブル600の或る特定の横列にデータが入っている場合には、その横列に関連する修正HEC値を有する少なくとも1個の活性接続が存在する。

【0072】リンクされたデータ構造リストの現推奨実施例について、下で図6(B)及び図(C)に関して述べる。図6(A)に示すように、データ構造630、632、及び637のような、縦列610のエントリに表示されるリンクされたリスト内の各データ構造は概して、リンクされたリスト内の次のデータ構造を指す、ポインタ629のようなポインタを有する。リンクされたリスト内の最後のデータ構造637は望ましくは、図6(A)に示すように、既知の仕方でゼロポインタをゆうする。

【0073】この手法において、セルがノードの入力ポートにおいて受信されると、セルに関連する修正HEC値を特定し、これによってルーティングテーブル600の適切な横列にアクセスするために、下で述べる仕方、セルルータによってセルヘッダを処理することが可能である。その後、表示された、リンクされたリスト内のデータ構造が探索されて、受信されたVPI/VCI値と一致する入VPI/VCI値を有する特定のデータ構造が特定される。

【0074】このステップによって、特定されたデータ構造から適切な情報を取り出し、同時にセルヘッダの正確さを検証することが可能となる。

【0075】前に述べたように、ATMネットワーク100は一般に、2種類のノード、すなわち中間ノード300と葉ノード400とからなる。定義によって中間ノード300を通して、又は葉ノード400上で実行されるローカルプロセスへ、セルをルーティングするのに必要な特定のルーティング情報は異なるので、望ましく

は、個々の種類のノードに関連するルーティングデータ構造が、格納すべきルーティング情報に合わせて適応調整(カスタム化)される。

【0076】これに基づき、中間ノード300についてのルーティング情報を格納するのに適した、リンクされたリストに含まれるデータ構造(リンクされたリストデータ構造)の現推奨実施例640を図6(B)に示す。加えて、葉ノード400についてのルーティング情報を格納するのに適した、リンクされたリストデータ構造の現推奨実施例670を図6(C)に示す。

【0077】前に述べたように、与えられたノードは、中間ノード300と葉ノード400との両方の形で作動する。例えば、図1に示すノード126は、映像電話システム127宛のセルに関しては中間ノード300、又ノード126上で実行されるローカルプロセスに関しては葉ノード400、の計2種類のノードとして作動する。

【0078】このように、図6(A)のデータ構造630、632、及び637のような、特定のリンクされたデータ構造リスト内のデータ構造のうちの或るものは中間ノードのデータ構造640(図6(B))に関連した形状を有するが、他方、同リスト内の或るデータ構造は葉ノードのデータ構造670(図6(C))に関連した形状を有する。

【0079】中間ノード300を通した特定の接続についてのルーティング情報を格納するのに適したデータ構造640を図6(B)に示す。推奨実施例においては、中間ノードデータ構造640は、この接続に関連する入VPI/VCI値を格納するためのエントリ642と、出力ポート番号を格納するためのエントリ644と、出VPI/VCI値を格納するためのエントリ646とを有する。

【0080】なお、エントリ642、644、及び646に格納される値は、呼接続フェーズ中にネットワーク接続管理プログラムから受信され、呼接続処理装置700によってデータ構造640内に置かれる。加えて、中間ノードデータ構造640は、リンクされたリスト内の次の要素を指すポインタ650を格納するための要素648を有する。

【0081】葉ノード400を通した特定の接続についてのルーティング情報を格納するのに適したデータ構造670を図6(C)に示す。推奨実施例においては、葉ノードデータ構造670は、この接続に関連する入VPI/VCI値を格納するためのエントリ672と、パケットが完全になるまでパケットの個々のセルが格納されるパケットバッファ435を特定するチャンネルアドレスを格納するためのエントリ674とを有する。

【0082】AALタイプ5の場合のような、パケットレベルの検証がある実現例においては、葉ノードデータ構造670が望ましくは又、表示されたバッファに現に

格納されているバイトの数のカウンタを格納するためのエントリ676及びバッファに現に格納されているデータのCRC値を有するエントリ678のような、パケット検証情報を格納するためのエントリを有する。加えて、葉ノードデータ構造670は、リンクされたリスト内の次の要素を指すポインタ682を格納するための要素680を有する。

【0083】なお、エントリ672、674、及び676に格納される値は、呼接続フェーズ中にネットワーク接続管理プログラムから直接または間接に受信され、呼接続処理装置700によってデータ構造640内に置かれる。もし葉ノード400上で実行される特定のプロセスがネットワーク100を通してのチャンネルの割当を要求したことが割当要求識別子で識別された場合、要求されたチャンネル形成後にネットワーク接続管理プログラムから受信される情報は、入VPI/VC I値及び割当要求識別子に限定される。

【0084】この実現例においては、葉ノード400は、葉ノードデータ構造670の要素674に入れるために、割当要求識別子を変換して、情報を要求した特定のプロセス及びチャンネルに戻す必要がある。

【0085】前に述べたように、中間ノード300及び葉ノード400のような各ノードは、図7に示す呼接続処理装置700を有し、この呼接続処理装置700は、呼設立フェーズ中ネットワーク接続管理プログラムからノードを通しての特定の接続についての適切なルーティング情報を受信する。その後、呼接続処理装置700が、新たな接続についてのルーティング情報を反映して、ノードについて格納されているルーティングテーブル600とルーティングデータ構造640、670を更新する。

【0086】図7に示すように、ステップ705において、接続処理装置からのルーティング情報が受信されると、呼接続処理装置700が起動される。前に述べたように、受信されたルーティング情報は、入VPI/VC I値と、受信されたセルをノードがどこへ宛てるべきかを特定する情報とを有する。

【0087】呼接続処理装置700は望ましくは、ステップ710において、受信されたルーティング情報を表示する入VPI/VC I値についての8ビットのCRC値からこの接続に関連する修正HEC値であるHEC'を計算する。前に述べたように、修正HEC値、又はその短縮値、がルーティング情報を格納するためのハッシュとして利用される。

【0088】ステップ715において、このノードが中間ノード300か又は葉ノード400かが点検される。もしステップ715においてノードが葉ノード400であると判断された場合、データ送信フェーズ中に受信されたセルはローカルプロセス宛であり、完全なパケットが受信されるまでバッファ処理される必要がある。した

がって、呼接続処理装置700が、ステップ720において、パケット内のセルの格納用に少なくとも1個のバッファを割り当てる。

【0089】その後、ステップ725において、葉ノードデータ構造670が生成され、第1のエントリ要素672に受信されたルーティング情報内に表示される入VPI/VC I値が入れられる。加えて、葉ノードデータ構造670の第2要素674にステップ720において割り当てられたバッファのアドレスが入れられる。

【0090】しかしもしステップ715において、ノードが中間ノード300であると判断された場合には、セルは、データ送信フェーズ中に受信された個々のセルごとに、表示された出力パス上に送信される必要がある。したがって、呼接続処理装置700がステップ730において、中間ノードデータ構造640を生成する。そして、要素642、644、及び646に受信されたルーティング情報に表示された対応する値が入れられる。

【0091】その後、ステップ735において呼接続処理装置700が、ステップ710において計算された修正HEC値であるHEC'によって表示されるルーティングテーブル600のエントリにアクセスする。それからステップ740において、前にステップ725又は730において生成されたデータ構造640又は670が計算された修正HEC値によって表示されるリンクされたリスト内に挿入される。

【0092】ステップ740は例えば、ステップ735においてアクセスされたルーティングテーブル600のエントリから、リンクされたリストを指すポインタ628を、ステップ725又は730において生成されたデータ構造640、670の最後の要素へコピーし、それから新たに生成されたデータ構造を指すポインタを、ステップ735においてアクセスされたルーティングテーブル600のエントリへコピーすることによって行われる。

【0093】その後、ステップ770で、呼接続処理装置700の動作が終了する。

【0094】前に述べたように、中間ノード300及び葉ノード400のような各ノードは、図8及び図9に示すセルルータ800を有し、このセルルータ800は、入力ポートにおいてセルの受信後にセルヘッダフィールド232内のルーティング情報を点検評価する。その後、セルルータ800が、ルーティング情報の適切なエントリにアクセスして、受信されたセルをどこへ送るべきかを判断する。

【0095】図8に示すように、ステップ802においてセルルータ800が呼び出され、ステップ805において、連関するノードの入力ポートにおいてセルが受信されると、セルルータ800が起動される。前に述べたように、特定の接続についてのルーティング情報が望ましくは、接続の修正ヘッダエラー制御(HEC)値によ

って指標を付されたルーティングテーブル600のエントリに格納される。この修正HEC値は、セルに連関する実際のHEC値又はそれから計算された値である。

【0096】推奨実施例において、修正HEC値は、接続に連関するVPI/VC I値の送信にエラーがないと仮定した場合に、24ビットのこのVPI/VC I値の8ビットCRCと同等であるとして定義される。すなわち、修正HEC値は、ステップ805から815において、VPI/VC I値についてCRC値を分離するように、セルと共に送信されたセルヘッダ情報全体と実際のHEC値とから計算される。

$$VPI/VC I \text{ についての } CRC = CRC_1 (+) CRC_2$$

ここに、符号(+)は、排他的論理和を表す。

【0099】なお、セルヘッダ内の、VPI/VC Iビットとパケット終端ビットとを除いた残りのビットが利用されず且つ0に設定されることが知られている場合、修正HEC値は、パケット内の最後のセルを除いた全てのセルについての、受信されたHECに等しくなり、計算する必要がない。

【0100】次に、ステップ815において計算された修正HEC値によって表示されるルーティングテーブル600のエントリがステップ820においてアクセスされ、リンクされたリストを指すポインタ628が、縦列610内のエントリから取り出される。

【0101】その後、ステップ825において、表示されたリンクされたリスト内のデータ構造640、670の入VPI/VC Iフィールドが、セルヘッダ内の受信されたVPI/VC I値に一致するかどうかを判断するための点検が行われる。もしステップ825において、VPI/VC I値が一致しない場合、エラーによってセルヘッダが損傷しており、ステップ830において、セルが廃棄される。

【0102】その後、検出されたエラーの表示が、統計解析のため、既知の仕方でより高いレベルのプロトコルへ送られる。それから、セルルータ800の動作がステップ840において終了する。

【0103】しかしもしステップ825において、受信されたVPI/VC I値が、表示されたリンクされたリストのデータ構造640、670のうちの1つにおける値と一致する場合は、セルヘッダの正確さが確認され、プロセスはセルをルーティングするためにステップ850(図9)に進む。

【0104】ステップ850において、このノードが中間ノード300か又は葉ノード400かが点検される。もしステップ850においてノードが中間ノード300であると判断された場合、セルルータ800が、ステップ850から870までにおいて、ルーティングテーブル320にアクセスし、データ構造330をルーティングすることによって、受信されたセルを送信するための適切な出力ポート310~313を定める。

【0097】すなわち、ステップ805において、変数CRC₁が、VPI/VC Iビットを0に設定したときの、受信されたセルヘッダのCRC値として定義される。その後、第2の変数CRC₂がステップ810において、送信中にエラーがないと仮定した場合に、受信されたセル内に表示されるHEC値として定義される。この値は、セルヘッダ全体のCRCに対応する。

【0098】そして、ルーティングテーブル600内の指標の働きをする修正HEC値であるHEC'は、ステップ815において、次の式によって計算される。

【0105】まず、ステップ855において、適切な出力ポート及び出VPI/VC I値が表示された中間ノードデータ構造640の適切なフィールド644、646から取り出される。その後、取り出された出VPI/VC I値がステップ860においてセルヘッダ232の適切なフィールド236、238に入れられる。

【0106】それからセルルータ800が、新たなセルヘッダについてのHEC値を計算し、計算された値を、セル200のHECフィールド233内に置く。HECの計算については文献(CCITT Recommendation I.432, B-ISDN User Network Interface-Physical Layer, Study Group XVIII, Report R119, Sec.4.3, pp. 176 - 180 (1992))を参照されたい(ここにこれを本出願の参考文献とする)。

【0107】最後にステップ870においてセルルータ800が、セルを適切な出力ポート上に送信する。しかしもしステップ850において、ノードが葉ノード400であると判断された場合には、セルルータ800がセルを、葉ノードデータ構造670のフィールド674からポインタによって表示されたバッファに入れる。

【0108】加えて、AALタイプ5のような、パケットレベルの検証を有する実現例においては、望ましくはステップ882及び886が実行される。ステップ882においては望ましくは、葉ノードデータ構造670の「バッファ処理されたバイトの数」フィールド676におけるバイトカウンタが増値される。ステップ886においては望ましくは、葉ノードデータ構造670のフィールド678内に格納されているCRCが、パケットバッファに現在あるセルの全てについてのCRCを反映するように、更新される。

【0109】例えばステップ886において、CRCの再計算が、CRCフィールド678から取り出された前のCRC値を用いて既知の仕方で、ハードウェア又はソフトウェアの形で実現されたCRCエンジンを初期化し、それから新たなセルのCRCを計算することによって可能で、これによって再計算されたCRC値が得られる。

【0110】次にステップ890において、セルがパケ

ット250の最後のセルかどうかいい替えれば、セルヘッダ内のパケット最終ビットが設定されているかどうか、を判断するための点検が行われる。もしステップ890において、セルヘッダ内のパケット最終ビットが設定されていないと判断された場合、受信されたセルは単にパケット内の中間のセルであって、ステップ896においてセルルータ800の動作がステップ840において終了する。

【0110】しかしもしステップ890において、セルヘッダ内のパケット最終ビットが設定されていると判断された場合、受信されたセルはパケットの最後のセルであり、完全なパケットが宛先プロセスへ送られる必要がある。そして、もしAALタイプの定義が、AALタイプ5のようにパケット検証機構を有する場合、望ましくはこの情報がステップ892において妥当性を検査される。

【0111】例えば、AALタイプ5のパケットの最後のセルが、図2(B)に示すように、パケット長さフィールド266とパケットCRCフィールド268とを有する。すると、本実施例において、パケット長さ値がフィールド266から取り出されて、葉ノードデータ構造670のフィールド676内のバイトカウンタに表示される値と比較される。

【0112】望ましくは同様にパケットCRC値がフィールド268から取り出され、葉ノードデータ構造670のCRCフィールド678に表示される値と比較される。なお、もしステップ892においてパケットエラーが検出された場合、これらのエラーは既知の仕方で、より高いレベルのプロトコルによって取り扱われる。

【0113】完全なパケットが受信され妥当性が検査されると、パケットの送信を待つ間中断されていた宛先プロセスがステップ894において、この送信されたパケットを処理するために再活性化される。その後、ステップ896においてセルルータ800の動作が終了する。

【0114】なお、処理を再開するために1個以上のプロセスがパケット受信を待っている、葉ノード400のような葉ノードについては、個々のセルが受信される都度上に述べた仕方でノード処理装置に中断割り込みがかかるのは望ましくない。

【0115】したがって、別の実施例においては、葉ノード400のような葉ノードが、いくつかの予め定義された、特定の動作開始を誘起させる状況（トリガ状況）の1つが生じるまで、上に述べた仕方で、受信された各セルを入力先入れ先出しバッファ（図示しない）に蓄積する。予め定義されたトリガ状況が検出されると、処理装置において、前回の中断より後に受信されたセルの処理が中断される。

【0116】まず、葉ノードが、望ましくは、パケット終端（EOP）の表示を受信次第、先入れ先出しバッファ内のセルの処理を開始する。加えて、葉ノードは又、

望ましくは、時間切れ状態が生じるか又は先入れ先出しバッファの容量超過が生じようとするかした場合には、パケット終端表示が受信されなくても、セルの処理を開始する。

【0117】これらのトリガ状況のうちの1つが検出されると、処理装置が、図8及び図9に関連して上に述べた仕方で、前回の中断より後に先入れ先出しバッファに入れられた各セルを処理するために、現行の処理を中断する。そして、もし予め定義された状態が、パケット終端ビットを設定されたセルの受信によって生じた場合、葉ノードによってそのローカルプロセス用に構築されつつあるパケットは今や完全なパケットである。したがって、この完全になったパケットに関連する宛先プロセスが、このパケットの処理のために再活性化される。

【0118】セルヘッダ内のVPI/VCIビット及びパケット終端ビットだけを利用する実現例において用いられるのに適する別の実施例においては、望ましくは、呼接続処理装置700が、呼接続設立フェーズ中にルーティングテーブル600に2個のエントリを設立する。再度注記するが、与えられたパケット内の各セルは同じVPI/VCI値を有し、セルヘッダに関してはパケットの最後のセルについて設定されるパケット終端ビットのみが異なる。

【0119】この別の実施例においては、この接続についてルーティングテーブル600内に生成された第1のエントリが、パケット終端ビットの設定されていない接続ヘッダのヘッダエラー制御（HEC）値によって指標を付され、最後のセルを除くパケット内の各セルによって利用される。又、接続についてルーティングテーブル600内に生成された第2のエントリが、パケット終端ビットの設定されている接続ヘッダのHEC値によって指標を付され、最後のセルだけによって利用される。

【0120】望ましくは、両方のエントリが同じパケットバッファ435を指す。各セルが受信されると、セルルータ800が望ましくは、セル内の適切なフィールドからHEC値を取り出し、それからHEC値によって表示されるルーティングテーブル600内のエントリに直接にアクセスする。その後、図8に示すようにステップ825においてセルルータ800が処理を開始する。

【0121】上に示し記述した実施例及びその変形は、本発明の原理を例示したものに過ぎず、この技術分野の当業者であれば、これらの更なる変形例を考え得るが、それらはいずれも本発明の技術的範囲及び精神に包含される。

【0122】詳しくは、上記の実施例においては本発明をATMネットワーク環境に関連して述べたが、開示した、ルーティング情報を格納し取り出すための方法及び装置は、他のこれに適したネットワーク環境においても同様に利用が可能である。

【0123】具体的には、ここに開示した原理及び手法

は、ATM規格のセルヘッダ内のVPI/VCI情報に類似の入ルート識別子と、ATM規格のHEC値に類似の、セルヘッダ情報のデータエラー検出機能に基づいて計算されるヘッダエラー制御値とを有するセルヘッダからなるセルフォーマット定義を有するネットワーク環境にも適用が可能である。

【0124】

【発明の効果】以上述べたごとく本発明によれば、ATMネットワークのようなネットワーク環境内の交換ノードによって利用されるルーティング情報を格納するための、よりコンパクトな格納及び取り出しシステムが得られる。更に又、ルーティング変換テーブルから必要なルーティング情報を取り出しながら同時にセルヘッダ情報の妥当性検査を行うルーティング情報格納及び取り出しシステムが得られる。

【0125】したがって、従来技術における低いトラヒック量を扱うノードでも不必要に大きいルーティング変換テーブルの設定を要するという欠点及びセルヘッダ情報の妥当性検査を別個に実行しなければならないという欠点が克服され、処理時間及び所要経費の面で、システムの効率が改善される。

【図面の簡単な説明】

【図1】ソース装置から宛先装置へ情報を転送するのに適したATMネットワークを示すブロック図である。

【図2】ATMネットワークのセル及びパケットのフォーマットを示す説明図で、図2(A)は図1のATMネットワークについてのセルフォーマットの定義を示し、図2(B)はATM適応レイヤ(AAL)のタイプ5のパケットフォーマットの定義を示す。

【図3】図1のATMネットワーク内の中間ノードをより詳しく示す説明図である。

【図4】図1のATMネットワーク内の葉ノードをより詳しく示す説明図である。

【図5】汎用計算機システムに関する説明図で、図5(A)は図1のATMネットワーク内で葉ノードとして機能する汎用計算システムの等角図、図5(B)は図5(A)の汎用計算システムに関連して利用されるマイクロプロセッシングシステムのブロック図である。

【図6】ATMネットワークに関連するルーティングテーブル及びデータ構造の説明図であって、図6(A)は図1のATMネットワーク内の交換ノードについてのルーティング情報を格納するのに適したルーティングテーブル及び連関するデータ構造を示し、図6(B)は図1のATMネットワーク内の中間ノードを通した特定の接続についてのルーティング情報を格納するのに適した中間ノードデータ構造を示し、図6(C)は図1のATMネットワーク内の葉ノードに連関する特定の接続についてのルーティング情報を格納するのに適した葉ノードデータ構造を示す。

【図7】図6のルーティングテーブルを維持するために

図1のATMネットワーク内の交換ノードによって利用される、呼接続処理装置の例について述べる流れ図である。

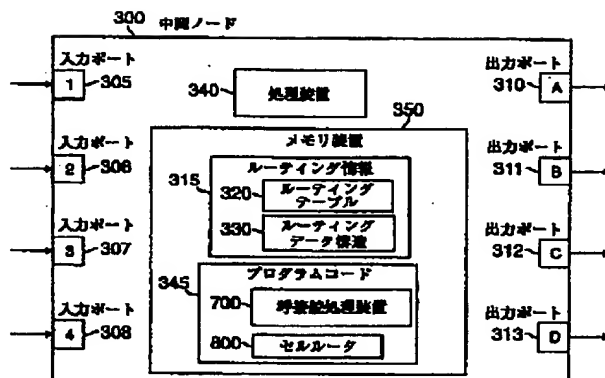
【図8】入力ポートにおいてセルが受信されたときに、受信されたセルをどこへ送るべきかを定める際に図6のルーティングテーブル及びデータ構造にアクセスするために図1のATMネットワーク内の交換ノードによって利用される例示セルルータの動作を図9と共に説明する流れ図である。

【図9】入力ポートにおいてセルが受信されたときに、受信されたセルをどこへ送るべきかを定める際に図6のルーティングテーブル及びデータ構造にアクセスするための図1のATMネットワーク内の交換ノードによって利用される例示セルルータの動作を図8と共に説明する流れ図である。

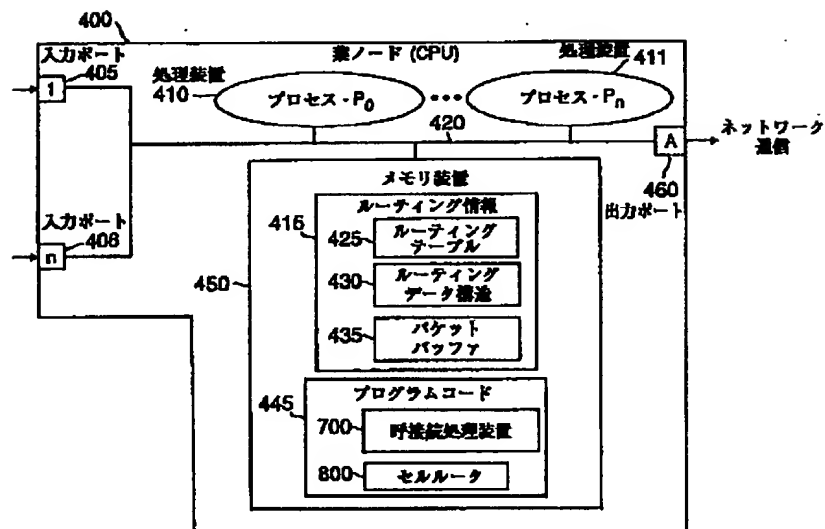
【符号の説明】

100 非同期転送モード(ATM)ネットワーク環境
121~127 葉ノード
121、125 ワークステーション
122 サーバシステム
123 電話システム
124、127 映像電話システム
126 葉ノード/中間ノード
130、150 中間ノード
161~168 リンク
200 ATMセル
232 セルヘッダ
233 ヘッダエラー制御(HEC)フィールド
234 セルペイロードフィールド
235 総称フロー制御(GFC)フィールド
236 仮想パス識別子(VPI)フィールド
238 仮想チャネル識別子(VCI)フィールド
239 ペイロードタイプ(PT)フィールド
240 セル損失優先順位(CLP)フィールド
250 パケット
252、254、256、258 セル
262 パケット終端部
265 制御フィールド
266 パケット長さフィールド
268 パケットCRCフィールド
300 中間ノード
305~308、405、406 入力ポート
310~313、460 出力ポート
315、415 ルーティング情報
320、425 ルーティングテーブル
330、430 ルーティングデータ構造
340 処理装置(中間ノード)
345、445 プログラムコード
350、450 メモリ装置
400 葉ノード

【図3】



【図4】



410、411 処理装置（葉ノード）

435 パケットバッファ

500 汎用計算システム

502 外部ディスクドライブ

503 ハードディスクドライブ

504 ディスプレイモニタ

505 キーボード

506 処理装置

507 メモリ記憶装置

508 マウス

509 ATMネットワークインタフェース

524 バス

550 制御ユニット

555 算術論理ユニット（ALU）

560 ローカルメモリ記憶装置

570 データバス

600 ルーティングテーブル

605、610 縦列（カラム）

615、620、625 横列

628、629、650、682 ポインタ

630、632、637、640、670 データ構造

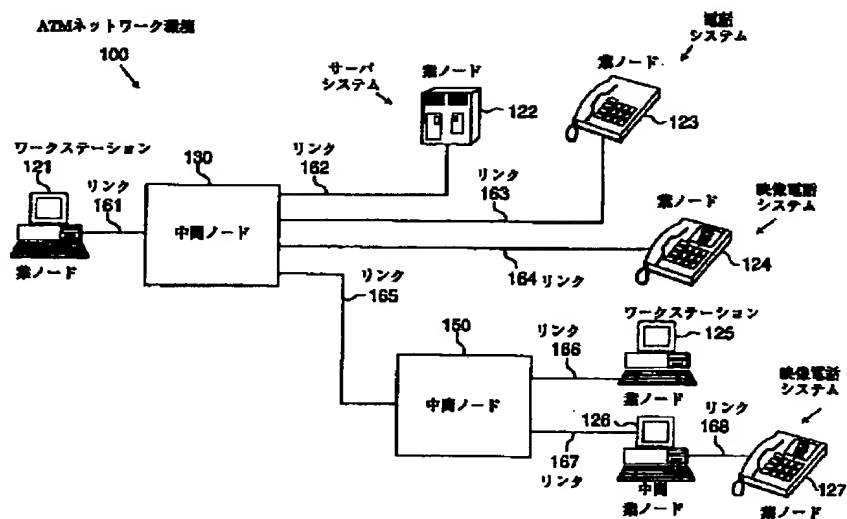
642、644、646、648、672、674、6

76、678、680 エントリ

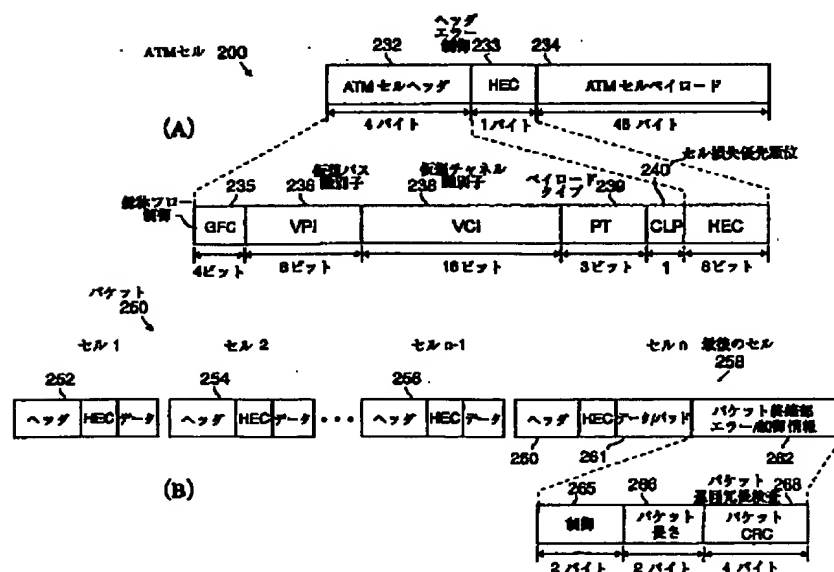
700 呼接続処理装置

800 セルルータ

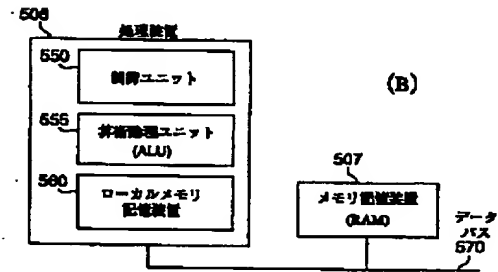
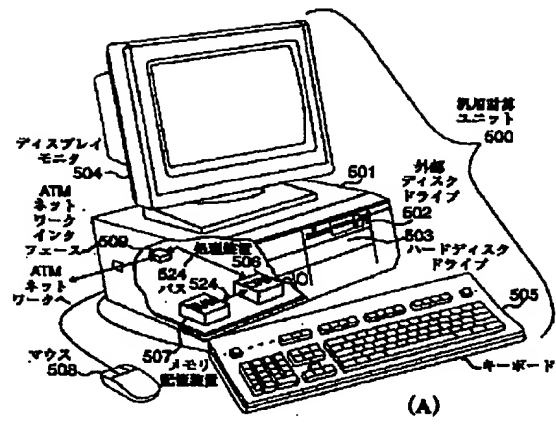
【図1】



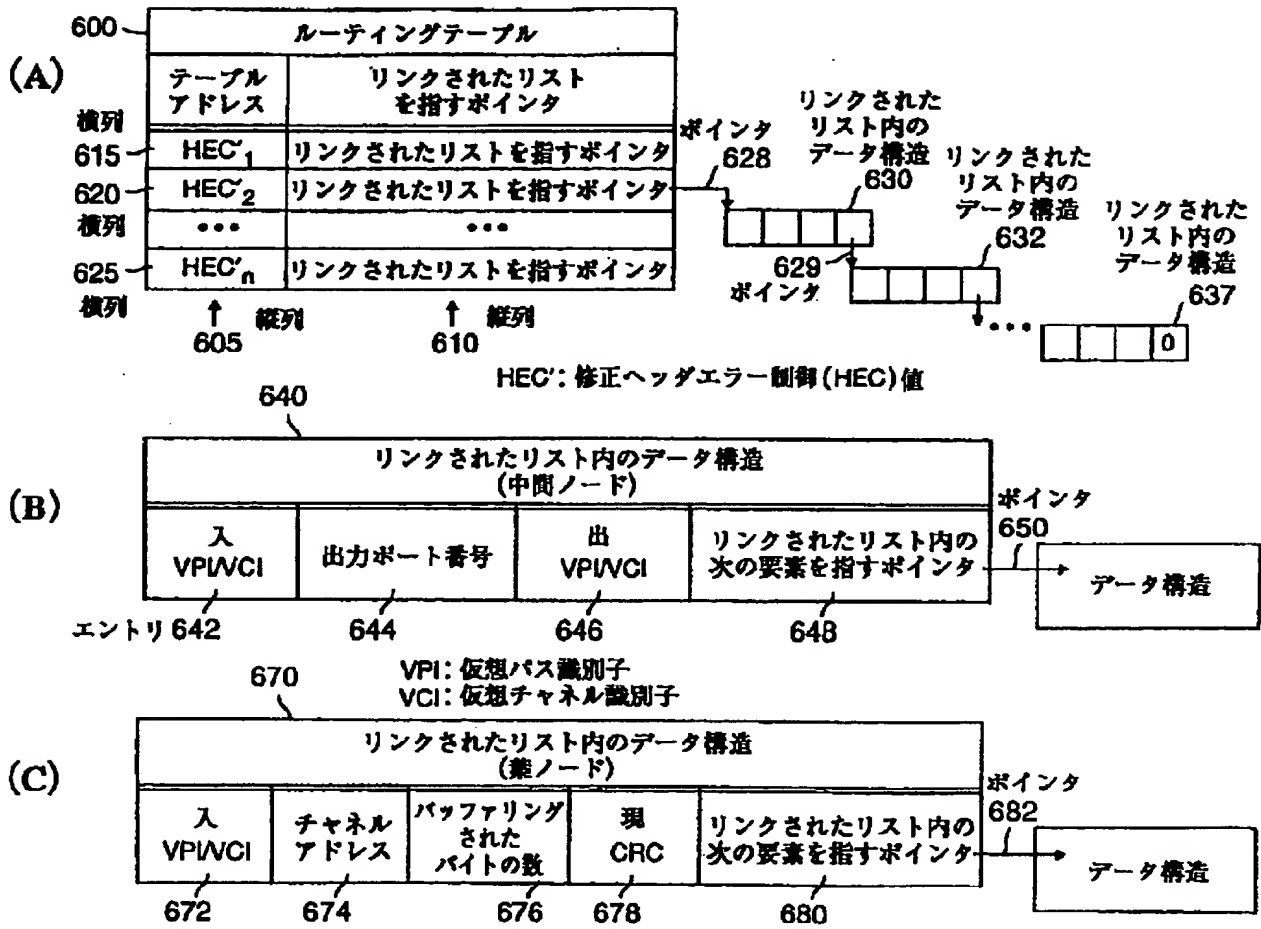
【図2】



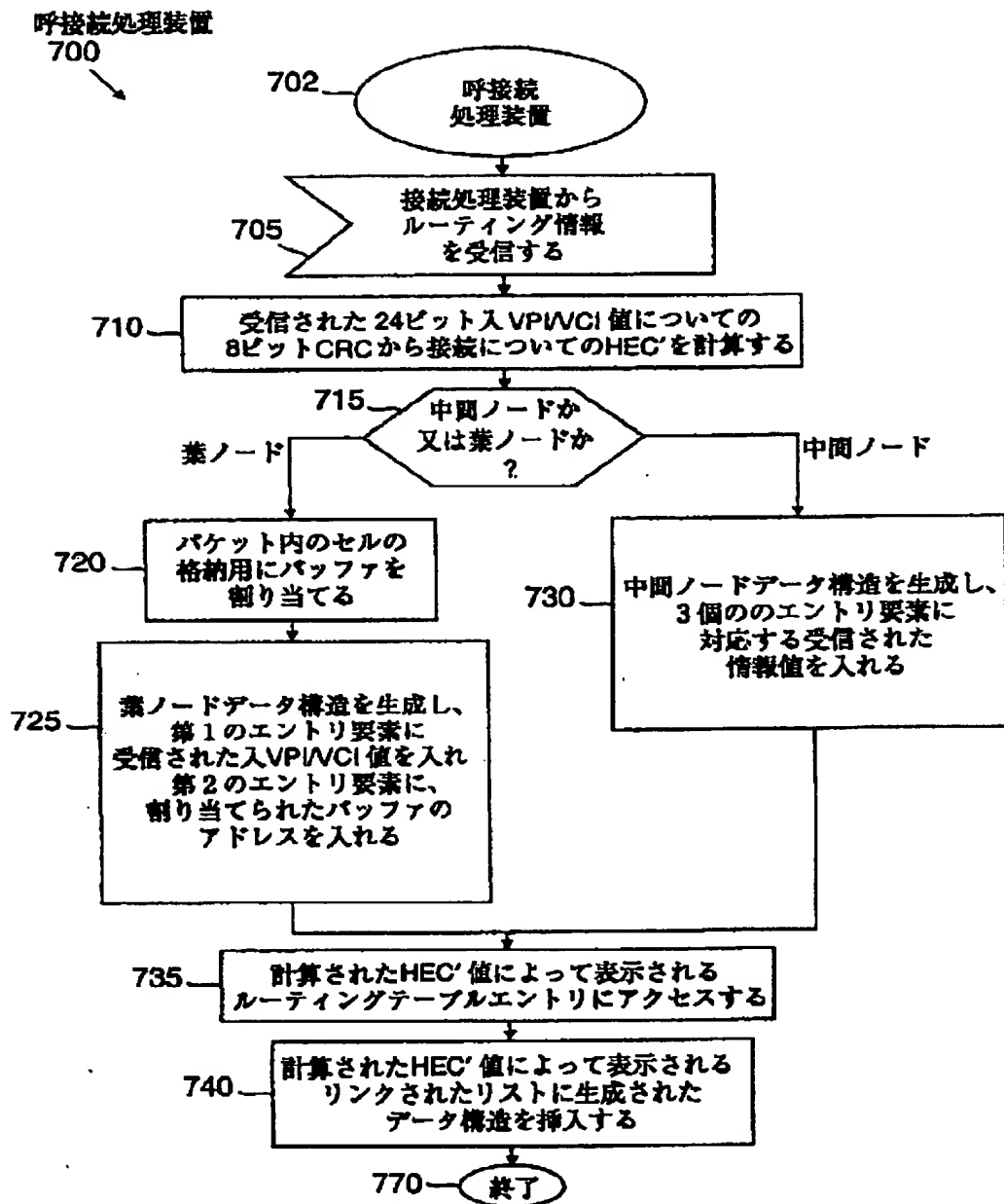
【図5】



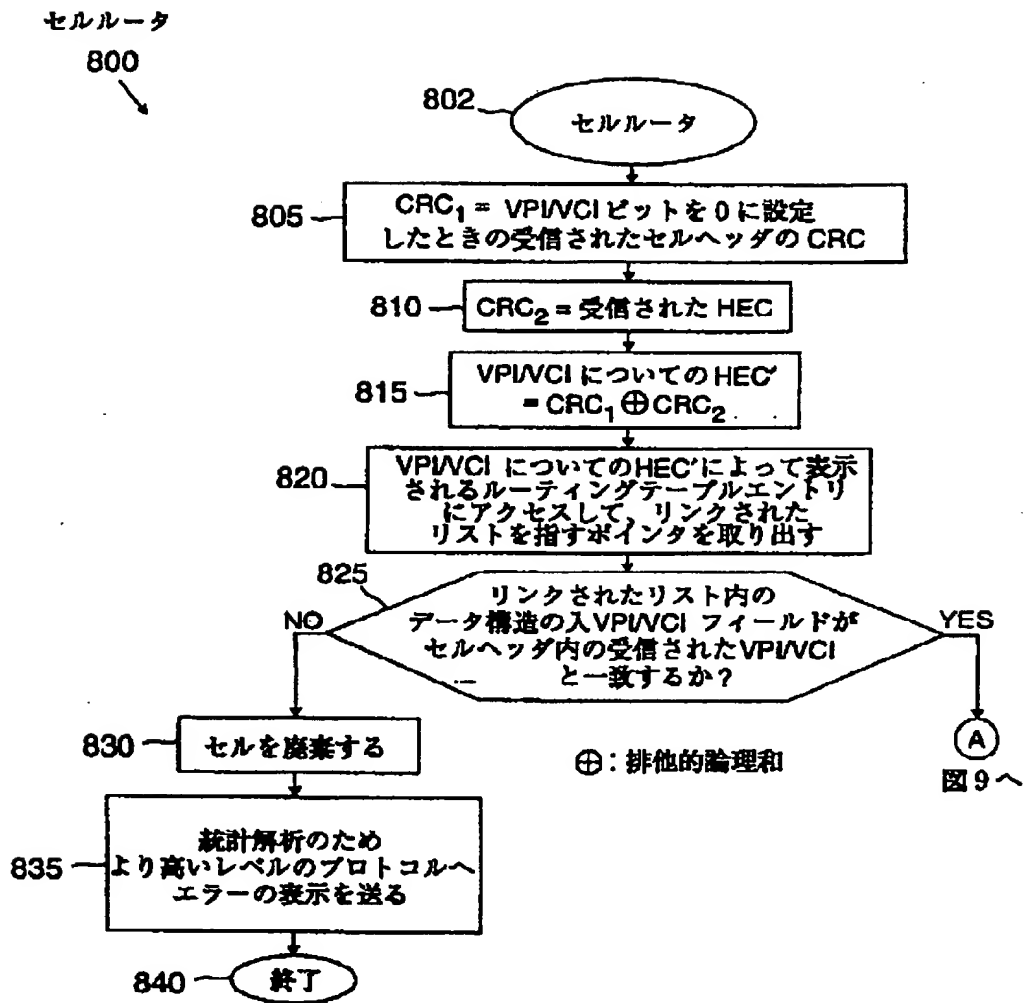
【図6】



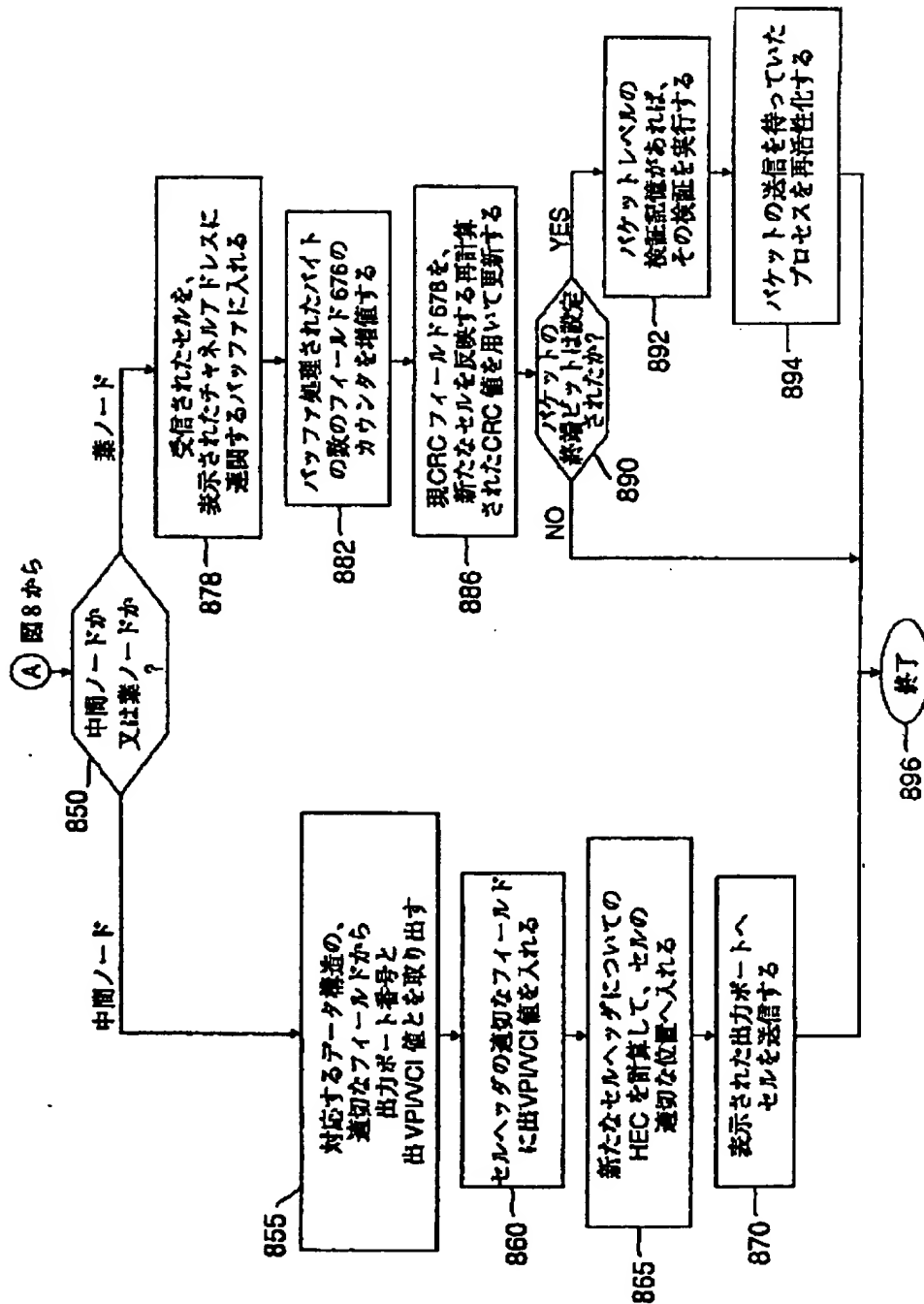
【図7】



【図8】



【図9】



フロントページの続き

(72)発明者 パート ニコラス ロキャンティ
アメリカ合衆国、97007 オレゴン、ビー
ヴァートン、エスダブリュー コルリ
コート 16220